

УТВЕРЖДАЮ

Проректор по науке и инновациям  
Пермского национального исследовательского  
политехнического университета,  
доктор физико-математических наук, доцент

Швейкин А.И.

«2» октября 2024 г.  
М.П.

## ЗАКЛЮЧЕНИЕ

федерального государственного автономного образовательного учреждения  
высшего образования  
«Пермский национальный исследовательский политехнический университет»  
Министерства науки и высшего образования Российской Федерации

Диссертация «Логические элементы ПЛИС FPGA, реализующие несколько функций одновременно» выполнена в федеральном государственном автономном образовательном учреждении высшего образования «Пермский национальный исследовательский политехнический университет» на кафедре «Автоматика и телемеханика».

В период подготовки диссертации соискатель, Советов Станислав Игоревич, работал в ПАО «Пермская научно-производственная приборостроительная компания» в должности инженера-исследователя, структурное подразделение: Научно-исследовательский институт радиофотоники и оптоэлектроники.

В 2012 окончил Федеральное государственное бюджетное образовательное учреждение высшего профессионального образования «Пермский государственный педагогический университет» с присуждением квалификации «учитель физики и информатики».

С 2022 г. по настоящее время обучается в аспирантуре Федеральное государственное автономное образовательное учреждение высшего образования «Пермский национальный исследовательский политехнический университет» очной формы обучения по научной специальности 2.3.2. Вычислительные системы и их элементы (период обучения 01.10.2022-30.09.2025).

Научный руководитель – доктор технических наук, профессор Тюрин Сергей Феофентович, профессор кафедры «Автоматика и телемеханика» Пермского национального исследовательского политехнического университета.

По итогам обсуждения представленной работы принято следующее заключение.

Представленная Советовым Станиславом Игоревичем диссертация посвящена разработке моделей, методов и алгоритмов улучшения характеристик программируемых логических интегральных схем.

**1. Личное участие автора в получении результатов, изложенных в диссертации, заключается в следующем:**

- проведен анализ, сравнение существующих моделей, методов и алгоритмов синтеза логических элементов ПЛИС;

- разработаны модели, методы синтеза и соответствующие электрические схемы логических элементов, реализующие вычисление нескольких функций одновременно и дешифрацию набора переменных вместе с вычислением основной функции;

- разработаны алгоритмы подключения дополнительных транзисторов в логических элементах LUT, реализующих вычисление нескольких функций одновременно и дешифрацию набора переменных вместе с вычислением основной функции;

- получены оценки сложности по показателям количества транзисторов и площади, занимаемой на кристалле предлагаемых логических элементов LUT;

- внедрены методы и алгоритмы, предлагаемых логических элементов, реализующих вычисление нескольких функций одновременно и дешифрацию набора переменных вместе с вычислением основной функции.

**2. Научная новизна диссертационного исследования заключается в следующем:**

- разработаны модели логических элементов LUT, отличающиеся тем, что обеспечивается одновременное вычисление несколько функций от одних и тех же переменных, а также вычисление основной логической функции совместно с дешифрацией набора переменных. Это позволяет увеличить количество реализуемых логических функций ПЛИС при одной и той же площади кристалла;

- разработан метод синтеза многофункционального логического элемента LUT ПЛИС FPGA, который отличается от существующих тем, что синтезируется логический элемент, в котором одновременно вычисляется  $2^v$ ,  $v = 2, 3, \dots, n-1$  логических функций;

- разработан метод синтеза логического элемента LUT ПЛИС FPGA, который отличается от существующего тем, что синтезируется логический элемент, выполняющий одновременное вычисление логической функции и дешифрацию набора переменных;

- разработаны алгоритмы подключения дополнительных транзисторов в многофункциональном логическом элементе LUT, реализующего вычисление нескольких функций одновременно, и подключения дополнительных транзисторов, реализующих дешифрацию входного набора, отличающиеся тем, что позволяет синтезировать требуемый многофункциональный логический элемент и логический элемент с дешифрацией входного набора;

- получены оценки сложности многофункционального логического элемента LUT, реализующие вычисление нескольких функций одновременно, и логического элемента LUT, реализующего одновременно вычисление логической функции и дешифрацию набора переменных, которые позволяют осуществить выбор наиболее эффективного варианта реализации логического элемента.

**3. Степень достоверности результатов,** полученных в диссертационной работе, не противоречит теоретическим положениям, известным из научных публикаций отечественных и зарубежных исследователей, и подтверждаются результатами, полученными в трех системах моделирования (Multisim, Microwind, Cadence Virtuoso), апробацией и внедрением предложенных в диссертации методов, моделей и алгоритмов подключения.

**4. Теоретическая значимость диссертационной работы** состоит в том, что разработанные модели, методы, алгоритмы синтеза и оценки сложности логических элементов LUT расширяют научно-методический аппарат синтеза элементов программируемой логики.

**5. Практическая значимость исследования** заключается в том, что разработаны новые, запатентованные логические элементы, предложены схемы электрические принципиальные, топологии новых логических элементов, которые позволяют снизить аппаратные затраты в количестве транзисторов и площади кристалла более 15%. Это позволяет расширить возможности существующих ПЛИС в том числе САПР для ПЛИС, которые будут учитывать новые возможности логики. Получены свидетельства о регистрации программ для ЭВМ, позволяющие синтезировать новые элементы. Выполнено внедрение разработанных моделей, методов и алгоритмов синтеза предлагаемых логических элементов, реализующих вычисление нескольких функций одновременно и дешифрацию набора переменных вместе с вычислением основной функции в НИР ФИЦ ИУ РАН. Внедренные результаты готовы к ОКР.

**6. Ценность результатов и полнота изложения материалов диссертации в работах, опубликованных соискателем:**

Результаты диссертационного исследования изложены в 16 публикациях, из них 2 статьи – индексированы в международной базе цитирования Scopus, 6 статей – в изданиях, включенных в Перечень рецензируемых научных изданий, 2 – в других изданиях, получено 2 свидетельства о государственной регистрации программ для ЭВМ, 3 патента на программируемое логическое устройство.

**Наиболее значимые работы по теме диссертации:**

Научные статьи, опубликованные в журналах, включенных в Перечень рецензируемых научных изданий и приравненных к ним:

1. Советов, С. И. Метод синтеза логического элемента, реализующего несколько функций одновременно / С. И. Советов, С. Ф. Тюрин. – DOI 10.32362/2500-316X-2023-11-3-46-55 // Russian Technological Journal. – 2023. – 11(3). – С.46-55. (ВАК, 2.3.2, К1)

*В данной работе представлен предложенный соискателем метод синтеза реализующий многофункциональный логический элемент. Были представлены результаты проведенного моделирования в системе Multisim. Приведены сравнения показателей сложности по количеству используемых транзисторов с известными моделями. (Вклад соискателя 60 %).*

2. Тюрин, С. Ф. Логические элементы ПЛИС FPGA на основе комбинированного кодирования переменных / С. Ф. Тюрин, И. А. Васенин, С. И. Советов // Вестник Пермского национального исследовательского политехнического университета.

Электротехника, информационные технологии, системы управления. – 2023. – №46. – С.83-107. (ВАК, 2.3.2, К2)

*В данной работе представлены предложенные соискателем математические модели логических элементов ПЛИС с использованием унитарного кодирования. Описан разработанный соискателем метод реализации логических функций автоматов в ПЛИС с использованием унитарного кодирования. Приведены оценки сложности в количестве транзисторов предлагаемых моделей. (Вклад соискателя 30 %).*

3. Тюрин, С. Ф. Логический элемент ПЛИС FPGA, реализующий функцию и дешифрацию набора переменных / С. Ф. Тюрин, С. И. Советов // Вестник Пермского национального исследовательского политехнического университета. Электротехника, информационные технологии, системы управления. – 2023. – № 47. – С.5-31. (ВАК, 2.3.2, К2)

*В данной работе представлена разработанная соискателем модель логического элемента ПЛИС, которая выполняет вычисление заданной логической функции и дешифрацию набора переменных одновременно. Были представлены результаты проведенного схемотехнического моделирования предлагаемой модели. Представлены оценки сложности в количестве используемых транзисторов предлагаемого логического элемента ПЛИС. (Вклад соискателя 50 %).*

4. Советов, С.И. Разработка топологии многофункционального логического элемента ПЛИС / С. И. Советов // Вестник Пермского национального исследовательского политехнического университета. Электротехника, информационные технологии, системы управления. – 2023. – № 48. – С.30-49. (ВАК, 2.3.2, К2)

*В данной работе представлена разработанная соискателем топология логического элемента ПЛИС, реализующего вычисление нескольких функций одновременно. Приведены результаты моделирования, проведенные в системе топологического моделирования Microwind и получены характеристики логического элемента. Проведен анализ и сравнение используемых ресурсов предлагаемого логического элемента с известными моделями логических элементов.*

5. Новая концепция ПЛИС с выбором режима работы и двухрежимный базисный логический элемент / И. А. Соколов, С. Ф. Тюрин, Ю. А. Степченков, Ю. Г. Дьяченко, М. С. Никитин, С. И. Советов // Системы высокой доступности. – 2024. – Т. 20. – № 2. – С. 56-64. (ВАК, 2.3.2, К2)

*В данной работе представлены разработанные модели в новой концепции логических элементов для ПЛИС с выбором режима работы. Предложена реализация как синхронных, так и самосинхронных схем в системах автоматизированного проектирования. Рассмотрена схема двухрежимного логического элемента в новой концепции. (Вклад соискателя 30 %).*

6. Тюрин, С. Ф. Логический элемент программируемых логических интегральных схем FPGA, вычисляющий функцию одновременно с дешифрацией входных переменных / С. Ф. Тюрин, С. И. Советов // Вестник Пермского национального исследовательского политехнического университета.

Электротехника, информационные технологии, системы управления. – 2024. – № 50. – С.216-234. (ВАК, 2.3.2, К2)

*В данной работе представлена предложенная соискателем модель логического элемента ПЛИС, вычисляющая значение логической функции и выполняющая дешифрацию набора переменных одновременно. Описан разработанный соискателем метод синтеза предлагаемой модели логического элемента. Проведено схемотехническое и топологическое моделирование разработанных логических элементов. Произведено сравнение сложности предлагаемых и известных логических элементов. (Вклад соискателя 50 %).*

Свидетельства о государственной регистрации программ для ЭВМ и патенты:

7. Программируемое логическое устройство / С. Ф. Тюрин, И. А. Васенин, Ю. А. Степченков, Ю. Г. Дьяченко, С. И. Советов // Патент на изобретение RU 2811404 С1. – 11.01.2024. – Заявка от 02.08.2023.

8. Тюрин, С. Ф. Программа для подключения дополнительных транзисторов в многофункциональном логическом элементе ПЛИС «МФЛУТ» / С. Ф. Тюрин, С. И. Советов // Свидетельство о регистрации программы для ЭВМ № 2024616246. – 19.03.2024. – Заявка № 2024615319 от 19.03.2024.

9. Программируемое логическое устройство / С. Ф. Тюрин, Ю. Г. Дьяченко, С. И. Советов, Ю. А. Степченков // Патент на изобретение RU 2818802 С1. – 06.05.2024. – Заявка от 27.10.2023.

10. Тюрин, С. Ф. Программа соединения блоков функции-дешифрации на одну переменную по уровням дерева транзисторов элемента LUT «ДШФЛУТ» / С. Ф. Тюрин, С. И. Советов // Свидетельство о регистрации программы для ЭВМ № 2024663917. – 14.06.2024. – Заявка № 2024663917 от 14.06.2024.

11. Программируемое логическое устройство / С. Ф. Тюрин, И. А. Васенин, Ю. А. Степченков, Ю. Г. Дьяченко, С. И. Советов // Патент на изобретение RU 2826302 С1. – 09.09.2024. – Заявка от 27.10.2023.

**Прочие работы:**

12. Советов, С. И. Алгоритм подключения дополнительных транзисторов в схеме логического элемента ПЛИС / С. И. Советов, С. Ф. Тюрин // Инновационные технологии: теория, инструменты, практика. – 2022. – Т. 1. – С. 51-58.

13. Советов, С. И. Топологическое моделирование многофункционального LUT FPGA / С. И. Советов, С. Ф. Тюрин // Автоматизированные системы управления и информационные технологии. – 2023. – Т. 1. – С.322-326.

14. Советов, С. И. Разработка топологии логического элемента программируемых логических интегральных схем с дешифрацией набора переменных / С. И. Советов, С. Ф. Тюрин // Инновационные технологии: теория, инструменты, практика. – 2024. – Т. 1. – С. 51-58.

15. Vasenin, I. A. Advanced Logic Gates for FPGAs / I. A. Vasenin, S. I. Sovetov, N. E. Oputin, S. F. Tyurin // International Conference of Young Specialists on Micro/Nanotechnologies and Electron Devices, EDM. – 2023. – p.110–115. DOI 10.1109/EDM58354.2023.10225215. (Scopus).

16. Sovetov, S. I. Multi-Function LUT for FPGAs / S. I. Sovetov, S. F. Tyurin // Proceedings of the Seminar on Microelectronics, Dielectrics and Plasmas, Theory and Practical Applications, MDP. – 2023. – P.122–126. DOI 10.1109/MDP60436.2023.10424229. (Scopus).

В тексте диссертации отсутствуют недостоверные сведения об опубликованных соискателем работах по теме диссертационного исследования.

**7. Соответствие содержания диссертации специальности, по которой она рекомендуется к защите:**

Представленная Советовым Станиславом Игоревичем диссертационная работа является прикладным научным исследованием в области создания новых методов синтеза логических элементов вычислительных систем и имеет фундаментальное и прикладное значение для развития данного направления науки. Указанная область исследования соответствует пункту 2 паспорта научной специальности 2.3.2 Вычислительные системы и их элементы: «Разработка принципиально новых методов анализа и синтеза вычислительных систем и их элементов, с целью улучшения технических характеристик, включая новые процессорные элементы, сложно-функциональные блоки, системы и сети на кристалле, квантовые компьютеры».

**8. Соответствие диссертационной работы требованиям, «Положения о присуждении ученых степеней»:**

Диссертационная работа Советова Станислава Игоревича отвечает требованиям, установленным п. 14 Положения о присуждении ученых степеней, утвержденного Постановлением Правительства РФ № 842 от 24 сентября 2013 г.: автор, Советов Станислав Игоревич, корректно ссылается в тексте диссертации на авторов и (или) источники заимствования материалов, в том числе при использовании результатов научных работ, опубликованных лично или в соавторстве.

**Диссертация «Логические элементы ПЛИС FPGA, реализующие несколько функций одновременно» Советова Станислава Игоревича рекомендуется к защите на соискание ученой степени кандидата технических наук по научной специальности 2.3.2. Вычислительные системы и их элементы.**

Заключение принято на заседании кафедры «Автоматика и телемеханика» Пермского национального исследовательского политехнического университета «30» сентября 2024 г. (протокол № 4).

Присутствовало на заседании 26 чел. Результаты голосования: «за» – 26 чел., «против» – нет, «воздержалось» – нет.

Заведующий кафедрой  
«Автоматика и телемеханика»,  
доктор технических наук, профессор

Южаков А.А. /