

УТВЕРЖДАЮ

Проректор по науке и инновациям
ФГБОУ ВО "Воронежский
государственный технический
университет", доктор технических

А.В. Башкиров /

2024 г.

Отзыв

ведущей организации ФГБОУ ВО «Воронежский государственный технический университет» на диссертацию Советова Станислава Игоревича на тему «Логические элементы ПЛИС FPGA, реализующие несколько функций одновременно», представленную на соискание ученой степени кандидата технических наук по специальности 2.3.2. «Вычислительные системы и их элементы»

Актуальность работы

Современные приложения предъявляют требования к растущей вычислительной мощности при минимальном энергопотреблении. FPGA позволяют эффективно оптимизировать аппаратные ресурсы и повысить производительность благодаря адаптивным элементам. Исследования, направленные на оптимизацию логических элементов FPGA, способны значительно повысить эффективность этих систем. В последние годы особое внимание уделяется гибридным FPGA с процессорами и специализированными интегральными схемами (ASIC). Изучение архитектуры логических элементов и структуры FPGA способствует разработке более гибких и мощных систем, что актуально для создания новых типов вычислительных устройств.

Исследование логических элементов FPGA является важной задачей, ориентированной на совершенствование вычислительных систем, что оказывает позитивное влияние на развитие технологий в различных сферах. В этом контексте диссертационная работа Советова С.И. «Логические элементы ПЛИС FPGA, реализующие несколько функций одновременно», нацеленная на улучшение технических характеристик вычислительных систем через одновременную реализацию нескольких логических функций, имеет актуальное значение для практического применения в различных областях вычислительной техники.

Научная новизна исследования и полученных результатов, выводов и рекомендаций, сформулированных в диссертации

1. Модели логических элементов LUT, отличающиеся тем, что обеспечивается одновременное вычисление нескольких функций от одних

и тех же переменных, а также вычисление основной логической функции совместно с дешифрацией набора переменных. Это позволяет увеличить количество реализуемых логических функций ПЛИС при одной и той же площади кристалла при уменьшении количества транзисторов.

2. Метод синтеза многофункционального логического элемента LUT ПЛИС FPGA, который отличается от существующих тем, что синтезируется логический элемент, в котором одновременно вычисляется 2^v , $v = 1, 2, 3, \dots, n-1$ логических функций, что приводит к снижению аппаратных затрат от 15 %.

3. Метод синтеза логического элемента LUT ПЛИС FPGA, который отличается от существующего тем, что синтезируется логический элемент, выполняющий одновременное вычисление логической функции и дешифрацию набора переменных, что приводит к снижению аппаратных затрат от 15 %.

4. Алгоритмы подключения дополнительных транзисторов в многофункциональном логическом элементе LUT, реализующего вычисление нескольких функций одновременно, и подключения дополнительных транзисторов, реализующих дешифрацию входного набора, отличающиеся тем, что позволяют синтезировать требуемый многофункциональный логический элемент и логический элемент с дешифрацией входного набора.

5. Оценки сложности многофункционального логического элемента LUT, реализующие вычисление нескольких функций одновременно, и логического элемента LUT, реализующего одновременно вычисление логической функции и дешифрацию набора переменных, которые позволяют осуществить выбор наиболее эффективного варианта реализации логического элемента.

Значимость результатов для науки

Значимость полученных в диссертационной работе результатов для науки заключается в разработанных моделях, методах и алгоритмах синтеза и оценок сложности логических элементов LUT, которые дополняют научно-методическую базу синтеза компонентов программируемой логики. Это создаёт возможности для разработки новых элементов, способных выполнять несколько функций одновременно.

Практическая значимость полученных автором диссертации результатов

Практическая значимость результатов работы заключается в разработке новых логических элементов, а также в принципиальных электрических схемах и топологиях, которые обеспечивают снижение аппаратных затрат более чем на 15% по количеству транзисторов и площади кристалла (акт внедрения ФИЦ ИУ РАН). Это расширяет возможности существующих ПЛИС, включая САПР для ПЛИС, с учетом новых возможностей логики. Также получены свидетельства о регистрации

программ для ЭВМ, которые позволяют синтезировать новые логические элементы.

Результаты работы применяются в учебном процессе кафедры «Автоматика и телемеханика» в рамках практических занятий по дисциплинам «Дискретная математика и математическая логика», «Цифровая схемотехника» для бакалавриата направлений подготовки 11.03.02 «Инфокоммуникационные технологии и системы связи», 15.03.06 «Мехатроника и робототехника», 27.03.04 «Управление в технических системах».

Соответствующие акты о внедрении представлены в приложении к диссертации.

Обоснованность и достоверность научных положений, выводов и заключений

Обоснованность результатов исследований базируется на корректном использовании методов схемотехнического и топологического моделирования, анализа и синтеза схем, структурного программирования. Применяемые методы и средства основаны на положениях дискретной математики, математической логики, теории булевых функций и автоматов, комбинаторики, теории надежности, принципах МОП–схемотехники.

Достоверность результатов работы подтверждается удовлетворительным совпадением результатов моделирования в трех различных САПР и не противоречит положениям, опубликованным в научных работах других авторов.

Результаты диссертации обсуждались на научно-технических конференциях. Содержание диссертационной работы в полном объеме отражено в опубликованных работах.

Оценка содержания диссертации и автореферата

Диссертация состоит из введения, пяти глав, заключения, списка литературы, содержащего 101 наименование, трех приложений. Работа изложена на 189 листах машинописного текста и содержит 116 рисунков, 13 таблиц.

Во введении изложены актуальность и степень разработанности темы, определены объект и предмет исследования, сформулированы цель и задачи, необходимые для её достижения. Описаны положения, выносимые на защиту, обладающие научной новизной, а также теоретическая и практическая значимость работы. Приведен перечень публикаций по теме исследования.

В первой главе представлен обзор существующих методов реализации логических функций в ПЛИС и исследованы подходы к синтезу логических элементов. Выявлены недостатки имеющихся логических элементов и обоснована необходимость разработки новых методов синтеза.

Во второй главе описаны разработанные модель и метод синтеза логического элемента, способного одновременно вычислять несколько

логических функций от одних и тех же переменных. Также представлен разработанный алгоритм синтеза предложенной модели логического элемента.

В третьей главе представлены разработанные модели и метод синтеза логических элементов, которые одновременно выполняют вычисление основной функции и дешифрацию набора переменных. Также описан соответствующий алгоритм синтеза.

Четвёртая глава посвящена результатам статического, динамического и топологического моделирования предложенных логических элементов в различных системах моделирования. В ней представлены результаты работы логических элементов и их характеристики.

В пятой главе представлены оценки сложности по количеству транзисторов и сравнительный анализ характеристик предлагаемых логических элементов с известными решениями. Также получено Парето-оптимальное множество для разработанных логических элементов.

В заключении изложены основные результаты и выводы диссертации, которые полностью отражают ключевые научные достижения автора.

Автореферат диссертации в полной мере отражает ее содержание. По теме исследования опубликовано 16 научных работ, из них 6 публикаций в ведущих рецензируемых научных изданиях ВАК, 2 публикации в изданиях, индексированных в международных базах цитирования Scopus, 3 патента на изобретение, 2 свидетельства о регистрации программ для ЭВМ.

Соответствие диссертационной работы паспорту специальности

Область диссертационного исследования соответствует п. 2 паспорта научной специальности 2.3.2 «Разработка принципиально новых методов анализа и синтеза вычислительных систем и их элементов, с целью улучшения технических характеристик, включая новые процессорные элементы, сложно-функциональные блоки, системы и сети на кристалле, квантовые компьютеры».

Замечания

1. Топологическое моделирование проведено не по современным технологическим нормам до 32 нм. Однако во введении упоминается о современных технологических нормам до 1 нм.

2. Схемотехническое и топологическое моделирование проведено без учета коммутационных связей между логическими элементами.

3. Формульные элементы в тексте диссертации не имеют единого размера шрифта.

4. Надписи на изображениях осциллограмм сложно различимы.

Заключение

Таким образом, диссертация Советова Станислава Игоревича на тему «Логические элементы ПЛИС FPGA, реализующие несколько функций одновременно» является завершённой научно-квалифицированной работой, направленной на решение актуальной задачи повышения

производительности вычислительных систем программируемой логики, что имеет существенное значение для развития вычислительных устройств, в том числе для устройств критического применения. Диссертационная работа Советова С.И. соответствует требованиям п. 9 «Положения о порядке присуждения ученых степеней», утвержденного постановлением Правительства Российской Федерации от 24.09.2013 г. № 842, предъявляемым к диссертациям на соискание ученой степени кандидата наук, а ее автор заслуживает присуждения ученой степени кандидата технических наук по специальности 2.3.2. «Вычислительные системы и их элементы».

Отзыв составлен на основании заключения по результатам обсуждения диссертации, проведенного на расширенном семинаре кафедры «Конструирования и производства радиоаппаратуры» ФГБОУ ВО «Воронежский государственный технический университет», протокол №5 от «11» ноября 2024 г.

Профессор кафедры КИПР,
доктор технических наук, профессор _____ / _____ Макаров О.Ю.

Заведующий кафедрой КИПР,
доктор технических наук, доцент _____ / _____ Башкиров А.В.

«12» ноября 2024

Федеральное государственное бюджетное образовательное учреждение высшего образования «Воронежский государственный технический университет»

ФГБОУ ВО «ВГТУ»

Адрес: 394006, г. Воронеж, ул. 20-летия Октября, 84

Телефон: +7 (473) 207-22-20

Email: rector@vorstu.ru

Сайт: <https://cchgeu.ru/>