

Министерство науки и высшего образования Российской Федерации
Федеральное государственное бюджетное образовательное учреждение
высшего образования

«Пермский национальный исследовательский политехнический университет»

**Заключение диссертационного совета Д ПНИПУ.05.04
по диссертации Вихорева Руслана Владимировича
на соискание ученой степени
кандидата технических наук**

Диссертация «Логические элементы ПЛИС FPGA для реализации систем функций» по специальности 05.13.05 – Элементы и устройства вычислительной техники и систем управления принята к защите «24» октября 2019 г. (протокол заседания № 5) диссертационным советом Д ПНИПУ.05.04, созданным по приказу ректора Пермского национального исследовательского политехнического университета от 01 октября 2019 г. № 68-О в рамках реализации предоставленных ПНИПУ прав, предусмотренных абзацами вторым – четвертым пункта 3.1 статьи 4 Федерального закона от 23 августа 1996 г. № 127-ФЗ «О науке и государственной научно-технической политике» на основании распоряжения Правительства Российской Федерации от 23 августа 2017 г. № 1792-р.

Диссертация выполнена в Федеральном государственном бюджетном образовательном учреждении высшего образования «Пермский национальный исследовательский политехнический университет» Министерства науки и высшего образования Российской Федерации, на кафедре «Автоматика и телемеханика».

Научный руководитель – доктор технических наук, профессор Тюрин Сергей Феофентович, профессор кафедры «Автоматика и телемеханика» Пермского национального исследовательского политехнического университета.

Официальные оппоненты:

Аникин Игорь Вячеславович, доктор технических наук (05.13.19), профессор, заведующий кафедрой «Системы информационной безопасности», ФГБОУ ВО «Казанский национальный исследовательский технический университет им. А.Н. Туполева – КАИ», Министерство науки и высшего образования Российской Федерации;

Лесников Владислав Алексеевич, кандидат технических наук (05.12.04), доцент, доцент кафедры «Радиоэлектронные средства», ФГБОУ ВО «Вятский государственный университет», Министерство науки и высшего образования Российской Федерации.

Ведущая организация: *Федеральное государственное автономное образовательное учреждение высшего образования «Национальный исследовательский университет «Московский институт электронной техники», Министерство науки и высшего образования Российской Федерации, г. Москва, г. Зеленоград (отзыв ведущей организации утвержден ректором, д-ром техн. наук, проф. Беспаловым Владимиром Александровичем, заслушан на заседании ученого совета Института микроприборов и систем управления имени Л.Н. Преснухина и подписан д-ром техн. наук, доц. Переверзевым Алексеем Леонидовичем, проректором по инновационной деятельности и д-ром технических наук, доц. Якуниным Алексеем Николаевичем, профессором Института микроприборов и систем управления имени Л.Н. Преснухина).*

По теме диссертации соискателем опубликован 21 научный труд, в том числе 5 работ – в ведущих рецензируемых научных изданиях, рекомендованных для опубликования основных научных результатов диссертаций на соискание ученой степени и приравненных к ним, из них 2 работы – в изданиях, индексируемых в международной базе цитирования Scopus, соискателем получено 3 патента на изобретения, 1 свидетельство о государственной регистрации программы для ЭВМ. В диссертации отсутствуют недостоверные сведения об опубликованных соискателем научных трудах. Наиболее значимые научные работы по теме диссертации:

1. Тюрин С.Ф. Усовершенствованный метод реализации в FPGA систем логических функций, заданных в СДНФ [Электронный ресурс] / С.Ф. Тюрин, Р.В. Вихорев // Инженерный вестник Дона. – 2017. – № 1. – 10 с. – Режим доступа: <http://www.ivdon.ru/ru/magazine/archive/n1y2017/4044>.
2. Вихорев Р.В. Программируемые логические элементы ПЛИС FPGA для реализации систем логических функций / Р.В. Вихорев, С.Ф. Тюрин // Вестник Пермского национального исследовательского политехнического университета. Электротехника, информационные технологии, системы управления. – 2017. – № 23. – С. 133-145.
3. Вихорев Р.В. Моделирование и оптимизация инновационных логических элементов ПЛИС / Р.В. Вихорев, А.С. Прохоров, С.Ф. Тюрин, А.С. Никитин //

Вестник Пермского национального исследовательского политехнического университета. Электротехника, информационные технологии, системы управления. – 2017. – № 24. – С. 192-208.

4. Тюрин С.Ф. Адаптивный логический модуль ПЛИС с архитектурой FPGA. / С.Ф. Тюрин, Р.В. Вихорев // Вестник Рязанского государственного радиотехнического университета. – 2018. – №63. – С.69-76.

5. Вихорев Р.В Топологическое моделирование логических элементов нейронных сетей / Р.В. Вихорев, М.С. Никитин, С.Ф. Тюрин // Нейрокомпьютеры: разработка, применение. – 2019. – № 73. – С. 45-55.

6. Vikhorev R. Universal logic cells to implement systems functions / R. Vikhorev // Proceedings of the 2016 IEEE North West Russia Section Young Researchers in Electrical and Electronic Engineering Conference. EIConRusNW-2016. – 2016. – PP. 404-406. (Scopus).

7. Vikhorev R. Improved FPGA logic elements and their simulation / R. Vikhorev // Proceedings of the 2018 IEEE Conference of Russian Young Researchers in Electrical and Electronic Engineering. EIConRus. – 2018. PP. 275-280 (Scopus).

8. Тюрин С.Ф. Программируемое логическое устройство / С.Ф. Тюрин, Р.В. Вихорев // Патент на изобретение № 2573732; опубл. 27.01.2016, Бюл. №3. – 15 с.

В данных работах соискатель представил основные результаты своей исследовательской деятельности: описал предложенное схмотехническое решение, называемое DC-LUT, привел подробное описание DC-LUT, рассмотрел реализацию DC-LUT с большим числом переменных, представил новый логический элемент ДНФ-LUT, описал усовершенствованную структуру нового ДНФ-LUT, проанализировал результаты моделирования и оптимизации предложенных элементов в системе схмотехнического моделирования NI Multisim 10 firm National Instruments Electronics Workbench Group по энергопотреблению и задержке, показал новую реализацию адаптивного логического модуля с реализацией систем логических функций как в совершенной дизъюнктивной нормальной форме (СДНФ), так и в дизъюнктивной нормальной форме (ДНФ), привел построение топологии классического LUT, и предлагаемого DC-LUT, произвел топологическое моделирование предложенных логических элементов DC-LUT для реализации систем логических функций в системе топологического моделирования Microwind для технологии 32nm.

Диссертационный совет отмечает, что на основании выполненных соискателем исследований:

разработаны метод реализации логических функций в совершенной дизъюнктивной нормальной форме на основе адаптивного логического элемента, который в зависимости от настройки реализует либо стандартный генератор функций LUT, либо дешифратор логических функций, на основе которого путем объединения по ИЛИ можно реализовать системы логических функций в СДНФ; метод реализации логических функций в дизъюнктивной нормальной форме, отличающийся тем, что использовано оригинальное кодирование, позволяющее исключить использование подтягивающего резистора;

предложен алгоритм оптимизации набора логических элементов ПЛИС FPGA для реализации типовых систем логических функций на основе модифицированного венгерского метода, который позволяет получить множества Парето наиболее предпочтительных наборов предлагаемых логических элементов;

доказана перспективность использования разработанных методов и алгоритма для нахождения оптимального набора логических элементов для адаптивно-гибридной реализации систем логических функций в ПЛИС FPGA, при этом установлено снижение аппаратных затрат на 15-20%, что подтверждено актами внедрения.

Теоретическая значимость исследования обоснована тем, что: применительно к проблематике диссертации эффективно **использованы** методы синтеза элементов, методы схемотехнического и топологического моделирования, методы структурного программирования;

изложены результаты синтеза, схемотехнического и топологического моделирования элементов, оценки эффективности по количеству транзисторов, площади топологии, максимальной задержке, энергопотреблению;

изучены возможности и ограничения существующих методов реализации логических функций в программируемых логических интегральных схемах;

проведена модернизация известного метода реализации систем логических функций путем использования дешифратора с обеспечением ортогональности на выходах логического элемента, существующего венгерского метода оптимизации путем нахождения Парето-оптимальных решений.

Значение полученных соискателем результатов исследования для практики подтверждается тем, что:

полученные результаты **разработаны и внедрены** при проектировании синхронных и самосинхронных программируемых логических устройств на основе отечественной элементной базы (Федеральный исследовательский центр «Информатика и управление» Российской Академии Наук, г. Москва); при создании перспективной навигационной системы в блоке преобразования информации БПИ-002 производства ПАО «Пермская научно-производственная приборостроительная компания» (г. Пермь);

определены перспективы применения разработанных методов реализации систем функций для самосинхронной схмотехники с целью снижения аппаратурных затрат;

созданы топологии предлагаемых логических элементов: DC-LUT-O, DC-LUT-BKN, DNF-LUT-P, DNF-LUT-S, ADC-LUT;

представлены рекомендации по формированию адаптивных логических элементов для программируемых логических интегральных схем трех ценовых категорий.

Оценка достоверности результатов исследования выявила:

воспроизводимость результатов для средств моделирования Multisim и Microwind;

теоретические результаты согласуются с соответствующими положениями дискретной математики, математической логики, теории булевых функций и автоматов, комбинаторики, теории надежности и основана на теоретических принципах МОП-схмотехники;

установлено качественное совпадение авторских результатов с известными в этой области данными;

использованы современные методы моделирования и обработки информации с получением значений сложности, площади топологии, энергопотребления и максимальной задержки.

Личный вклад соискателя состоит в:

разработке и реализации в топологии новых методов синтеза адаптивных логических элементов программируемых логических интегральных схем и получении соответствующих оценок сложности, разработке алгоритма оптимизации набора логических элементов ПЛИС FPGA для реализации систем функций, подготовке основных публикаций, проведения экспериментов методом компьютерного моделирования, нахождения оптимального набора логических элементов для адаптивного логического модуля, личное участие в апробации результатов, подготовке публикаций по диссертации.

Диссертационный совет пришел к выводу о том, что диссертация представляет собой научно-квалификационную работу, которая соответствует критериям, установленным Положением о присуждении ученых степеней, утвержденным Постановлением Правительства Российской Федерации от 24 сентября 2013 г. № 842, и Порядком присуждения ученых степеней в ПНИПУ, утвержденным приказом ректора ПНИПУ от 09 января 2018 г. № 1-О: в ней изложены и научно обоснованы новые методы реализации систем функций в логических элементах ПЛИС FPGA, позволяющие снизить аппаратные затраты, что имеет важное значение для развития элементов и устройств вычислительной техники и систем управления.

На заседании «27» декабря 2019 г. диссертационный совет Д ПНИПУ.05.04 принял решение присудить *Вихореву Руслану Владимировичу* ученую степень кандидата технических наук (протокол заседания № 9).

При проведении тайного голосования диссертационный совет в количестве 15 человек, из них 9 докторов наук по специальности рассматриваемой диссертации, участвовавших в заседании, из 20 человек, входящих в состав совета, проголосовал: за присуждение ученой степени – 15, против присуждения ученой степени – нет, недействительных бюллетеней – нет.

Председатель диссертационного совета Д ПНИПУ.05.04,

д-р тех. наук, проф.

/ Южаков Александр Анатольевич /

Ученый секретарь диссертационного совета Д ПНИПУ.05.04,

д-р техн. на.

/ Фрейман Владимир Исаакович /

«27» декабря

