

## **Отзыв**

официального оппонента диссертационную работу Советова Станислава Игоревича на тему «Логические элементы ПЛИС FPGA, реализующие несколько функций одновременно», представленную на соискание ученой степени кандидата технических наук по специальности

### **2.3.2. Вычислительные системы и их элементы**

#### **Актуальность диссертационного исследования**

Современные приложения требуют увеличения вычислительной мощности при минимальном потреблении энергии. FPGA позволяют эффективно оптимизировать аппаратные ресурсы и повышать производительность благодаря адаптивной архитектуре. Исследования, направленные на улучшение логических элементов FPGA, могут существенно повысить эффективность этих систем. В последние годы особое внимание уделяется гибридным FPGA, которые совмещают процессоры и специализированные интегральные схемы (ASIC). Изучение архитектуры логических элементов и структуры FPGA способствует созданию более гибких и мощных систем, что особенно актуально для разработки новых вычислительных устройств.

Изучение логических элементов FPGA — важная задача, нацеленная на совершенствование вычислительных систем, что способствует развитию технологий в различных областях. В этом контексте диссертация Советова С.И. «Логические элементы ПЛИС FPGA, реализующие несколько функций одновременно», направленная на улучшение технических характеристик вычислительных систем путем одновременной реализации нескольких логических функций, имеет практическую ценность для применения в различных областях вычислительной техники.

#### **Структура и содержание диссертации**

Содержание и структура диссертации соответствует цели и задачам исследования. Диссертационная работа включает введение, пять глав,



заключение, список литературы из 101 источникаи три приложения, содержит 189 страниц, 116 рисунков, 13 таблиц.

*Во введении* представлена актуальность и степень изученности темы, определены объект и предмет исследования, а также сформулированы цель и задачи для её достижения. Описаны выносимые на защиту положения, обладающие научной новизной, теоретическая и практическая значимость работы. Также приведён список публикаций по теме исследования.

*В первой главе* представлен обзор современных методов реализации логических функций в ПЛИС, а также исследованы подходы к синтезу логических элементов. Проанализированы недостатки существующих логических элементов и обоснована необходимость разработки новых методов их синтеза.

*В второй главе* описаны разработанные модель и метод синтеза логического элемента, способного выполнять несколько логических функций одновременно, используя одни и те же переменные. Также представлен алгоритм синтеза для предложенной модели логического элемента.

*В третьей главе* изложены разработанные модели и метод синтеза логических элементов, которые одновременно выполняют вычисление основной функции и дешифрацию набора переменных. Описан также алгоритм синтеза для этих моделей.

*Четвёртая глава* посвящена результатам статического, динамического и топологического моделирования предложенных логических элементов в различных средах. В ней приведены данные об их работе и основные характеристики.

*В пятой главе* представлены оценки сложности предлагаемых логических элементов по числу транзисторов и выполнен сравнительный анализ их характеристик с существующими решениями. Также определено Парето-оптимальное множество для разработанных логических элементов.

*В заключении* изложены основные результаты и выводы диссертации, которые полностью отражают ключевые научные достижения автора.

Автореферат диссертации полностью соответствует содержанию основных разделов работы.

### **Научная новизна, теоретическая и практическая значимость положений и рекомендаций**

- модели логических элементов LUT, отличающиеся тем, что обеспечивается одновременное вычисление нескольких функций от одних и тех же переменных, а также вычисление основной логической функции совместно с дешифрацией набора переменных. Это позволяет увеличить количествореализуемых логических функций ПЛИС при одной и той же площади кристалла при уменьшении количества транзисторов;
- метод синтеза многофункционального логического элемента LUT ПЛИСFPGA, который отличается от существующих тем, что синтезируется логический элемент, в котором одновременно вычисляется  $2^v$ ,  $v = 1, 2, 3, \dots, n-1$  логических функций, что приводит к снижению аппаратных затрат от 15 %;
- метод синтеза логического элемента LUT ПЛИС FPGA, который отличается от существующего тем, что синтезируется логический элемент, выполняющий одновременное вычисление логической функции и дешифрацию набора переменных, что приводит к снижению аппаратных затрат от 15 %;
- алгоритмы подключения дополнительных транзисторов в многофункциональном логическом элементе LUT, реализующего вычисление нескольких функций одновременно, и подключения дополнительных транзисторов, реализующих дешифрацию входного набора, отличающиеся тем, что позволяют синтезировать требуемый многофункциональный логический элемент и логический элемент с дешифрацией входного набора;
- оценки сложности многофункционального логического элемента LUT, реализующие вычисление нескольких функций одновременно, и логического элемента LUT, реализующего одновременно вычисление

логической функции идентификацию набора переменных, которые позволяют осуществить выбор наиболее эффективного варианта реализации логического элемента;

### **Достоверность и обоснованность полученных результатов**

Обоснованность результатов исследования опирается на корректное применение методов схемотехнического и топологического моделирования, анализа и синтеза схем, а также структурного программирования. Используемые методы и инструменты основаны на принципах дискретной математики, математической логики, теории булевых функций и автоматов, комбинаторики, теории надёжности и основах МОП-схемотехники.

Достоверность полученных результатов подтверждается совпадением данных моделирования, выполненного в трёх различных САПР, и не противоречит положениям, опубликованным в научных трудах других авторов. Результаты диссертационной работы обсуждались на научно-технических конференциях, а её содержание в полном объёме отражено в опубликованных статьях.

По теме исследования опубликовано 16 научных работ, из них 6 публикаций в ведущих рецензируемых научных изданиях ВАК, 2 публикации в изданиях, индексированных в международных базах цитирования Scopus, 3 патента на изобретение, 2 свидетельства о регистрации программ для ЭВМ.

### **Соответствие паспорту специальности**

Область диссертационного исследования соответствует п. 2 паспорта научной специальности 2.3.2 «Разработка принципиально новых методов анализа и синтеза вычислительных систем и их элементов, с целью улучшения технических характеристик, включая новые процессорные элементы, сложно-функциональные блоки, системы и сети на кристалле, квантовые компьютеры».

### **Замечания по диссертационной работе**

1. Обозначения на рисунках 3.2, 3.7, 3.10, 4.25 выполнены слишком

мелким шрифтом, что затрудняет их прочтение.

2. В четвёртой главе наблюдается смещение обозначений предоставленных осциллографом.

3. В схемах отсутствует единообразие в наименовании входного набора переменных (A, B, C или X1, X2, X3), а также входных и выходных сигналов.

4. Не представлено обоснование выбора технологических норм для топологий моделирования предлагаемых логических элементов.

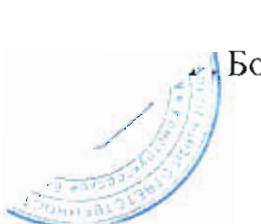
5. Целесообразно было бы в названии использовать один термин FPGA.

### **Заключение**

Диссертационная работа Советова С.И. на тему «Логические элементы ПЛИС FPGA, реализующие несколько функций одновременно» представляет собой завершённое научно-квалификационное исследование по актуальной теме, обладающее научной новизной, а также теоретической и практической значимостью.

Считаю, что данная работа отвечает требованиям ВАК, предъявляемым к диссертациям на соискание учёной степени кандидата наук. Автор, Советов Станислав Игоревич, заслуживает присуждения учёной степени кандидата технических наук по специальности 2.3.2. «Вычислительные системы и их элементы».

Официальный оппонент,  
генеральный директор  
ООО «Конструкторское бюро  
«Компьютерные технологии и системы»  
д.т.н. старший научный сотрудник

Бобков /  


«7» 11 2024 г.

**ФИО оппонента:**Бобков Сергей Геннадьевич

**Ученая степень:**доктор технических наук

**Ученое звание:**старший научный сотрудник

**Полное название организации, являющейся основным местом работы оппонента:**ООО «Конструкторское бюро«Компьютерные технологии и системы»

**Должность:**генеральный директор

**Адрес организации:**117246, г. Москва, Научный проезд, дом 19

**Телефон:**+7(977)738-13-12

**E-mail:**info@kbkts.ru

**Наименование научной специальности, по которой была защищена докторская диссертация:** 05.13.05 – Элементы и устройства

вычислительной техники и систем управления